

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-125700

(43)Date of publication of application : 15.05.1998

(51)Int.Cl.

H01L 21/52

(21)Application number : 08-274910

(71)Applicant : HITACHI LTD

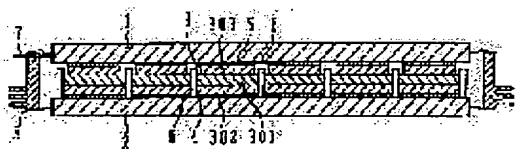
(22)Date of filing : 17.10.1996

(72)Inventor : OSONE YASUO  
 KUWABARA HEIKICHI  
 SUZUKI ATSUSHI  
 KODAMA HIRONORI  
 INOUE KOICHI  
 NAGASU MASAHIRO  
 YAMADA KAZUJI

**(54) PRESSURIZED CONTACT TYPE SEMICONDUCTOR DEVICE AND ITS ASSEMBLING METHOD****(57)Abstract:**

**PROBLEM TO BE SOLVED:** To suppress, in a pressurized contact type semiconductor device, variations in height of a semiconductor element or laminar parts including the element are suppressed inside a desired range, enable an exchange of individual semiconductor elements at the time of assembly or after assembly, and moreover prevent a junction part between the electrode plates corresponding to individual semiconductor elements and the outside main electrode from coming off or being destructed.

**SOLUTION:** Both surfaces of a semiconductor element 301 are sandwiched by the upper and lower electrode plates 302, 303 so as to constitute laminar parts 3, and a plurality of laminar parts 3 are arranged in parallel between the upperside-outer main electrode 1 and the lowerside outer main electrode 2. Further good-conductive film-shape members 4 with a constant thickness are inserted piece by piece between the outer main electrode 2 and the laminar parts 3, a good-conductive film-shape member 5 with a thickness corresponding to the respective laminar parts 3 is inserted between the outer main electrode 1 and the laminar member 3 so as to assemble these by pressurizing. Variations in height of the laminal parts 3 can be absorbed by the film-shape member 5.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

BEST AVAILABLE COPY

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-125700

(43) 公開日 平成10年(1998) 5月15日

(51) Int. Cl. <sup>6</sup>  
H01L 21/52

識別記号

F I  
H01L 21/52

J

審査請求 未請求 請求項の数18 O L (全13頁)

(21) 出願番号 特願平8-274910

(22) 出願日 平成8年(1996) 10月17日

(71) 出願人 000005108

株式会社日立製作所  
東京都千代田区神田駿河台四丁目6番地

(72) 発明者 大曾根 靖夫

茨城県土浦市神立町502番地 株式会社日立製作所機械研究所内

(72) 発明者 桑原 平吉

茨城県土浦市神立町502番地 株式会社日立製作所機械研究所内

(72) 発明者 鈴木 敦

茨城県土浦市神立町502番地 株式会社日立製作所機械研究所内

(74) 代理人 弁理士 春日 讓

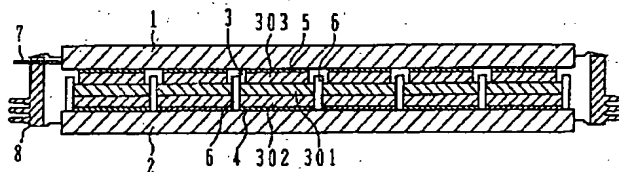
最終頁に続く

(54) 【発明の名称】 加圧接触型半導体装置及びその組み立て方法

(57) 【要約】

【課題】 加圧接触型半導体装置において、半導体素子またはその素子を含む層状部品の高さのばらつきを所望の範囲以内に抑え、組み立て時もしくは組み立て後の個々の半導体素子の交換を可能にし、しかも個々の半導体素子に対応する電極板と外部主電極との接合部分が剥離したり破壊することがないようにする。

【解決手段】 半導体素子301の両面を上下の電極板302、303で挟んで層状部品3を構成し、上側の外部主電極1と下側の外部主電極2との間に層状部品3を並列に複数個配置し、さらに外部主電極2と層状部品3との間に厚さが一定の良導電性の膜状部材4を一枚ずつ挿入し、外部主電極1と層状部品3との間に各層状部品3に対応する厚さを有する良導電性の膜状部材5を挿入し、加圧して組み立てる。層状部品3の高さのばらつきは膜状部材5により吸収される。



- 1, 2: 外部主電極
- 3: 層状部品
- 301: 半導体素子
- 302, 303: 電極板
- 4, 5: 膜状部材
- 6: 位置決め用ガイド
- 7: 外部端子群
- 8: 側面部材

## 【特許請求の範囲】

【請求項1】 両面に電極を有する半導体素子と、前記半導体素子両面の電極を挟む上下の電極板とを備えた層状部品複合体を複数個並列に配置し、前記複数個の層状部品複合体を良導電性の金属材料からなる上下の外部主電極で挟んでパッケージ状に組み立てた加圧接触型半導体装置において、

前記上下の電極板と前記上下の外部主電極との間のうち少なくとも一方に、前記層状部品複合体の各々に対応する厚さを備えかつ前記半導体素子および前記電極板の高さの合計のばらつきを吸収する良導電性の膜状部材が少なくとも1枚挿入され、さらに前記電極板と前記外部主電極との間の電氣的導通および熱的導通が得られるように、前記上下の外部主電極、前記膜状部材、前記上下の電極板、及び前記半導体素子が加圧状態で組み立てられていることを特徴とする加圧接触型半導体装置。

【請求項2】 請求項1記載の加圧接触型半導体装置において、前記半導体素子の両面のうち一方に制御用電極を備え、前記膜状部材は前記制御用電極側の電極板と前記外部主電極との間に挿入されていることを特徴とする加圧接触型半導体装置。

【請求項3】 請求項1記載の加圧接触型半導体装置において、前記半導体素子の両面のうち一方に制御用電極を備え、前記制御用電極のない側の電極板と前記外部主電極との間には厚さが一定の前記膜状部材が1枚挿入され、前記制御用電極側の電極板と前記外部主電極との間には前記半導体素子および前記電極板の高さの合計のばらつきを吸収するための厚さの異なる前記膜状部材が少なくとも1枚挿入されていることを特徴とする加圧接触型半導体装置。

【請求項4】 請求項1記載の加圧接触型半導体装置において、前記膜状部材は良導電性の金属によりなることを特徴とする加圧接触型半導体装置。

【請求項5】 請求項4記載の加圧接触型半導体装置において、前記膜状部材の材料である良導電性の金属は、金、銀、銅、アルミニウム、或いはジルコニウム、またはそれらの複合材料であることを特徴とする加圧接触型半導体装置。

【請求項6】 請求項4記載の加圧接触型半導体装置において、前記膜状部材は複数枚挿入され、それら複数枚の膜状部材の各々は少なくとも2種類の異なる材質の膜状部材を重ねて構成されていることを特徴とする加圧接触型半導体装置。

【請求項7】 請求項1記載の加圧接触型半導体装置において、前記電極板は、タングステンまたはモリブデンで構成されていることを特徴とする加圧接触型半導体装置。

【請求項8】 請求項1記載の加圧接触型半導体装置において、前記制御用電極を外部回路に電氣的に接続する外部端子群をさらに有し、前記外部端子群を構成する材

料は前記外部主電極の材料と同一であることを特徴とする加圧接触型半導体装置。

【請求項9】 請求項8記載の加圧接触型半導体装置において、前記外部端子群および前記外部主電極の材料は、銅或いはアルミニウムであることを特徴とする加圧接触型半導体装置。

【請求項10】 請求項1記載の加圧接触型半導体装置において、前記膜状部材の積層方向に直交する面の形状は、その膜状部材を挿入する位置における前記電極板の積層方向に直交する断面形状と同一であることを特徴とする加圧接触型半導体装置。

【請求項11】 請求項1記載の加圧接触型半導体装置において、前記層状部品複合体における前記半導体素子とその半導体素子両面を挟む前記上下の電極板との間は、前記半導体素子の動作温度より融点が高い低融点金属で接合されていることを特徴とする加圧接触型半導体装置。

【請求項12】 請求項1記載の加圧接触型半導体装置において、前記半導体素子の両面のうち一方に制御用電極を備え、少なくとも前記半導体素子と前記制御用電極のない側の電極板との間は、前記半導体素子の動作温度より融点が高い低融点金属で接合されていることを特徴とする加圧接触型半導体装置。

【請求項13】 請求項1記載の加圧接触型半導体装置において、前記上下の外部主電極の上面及び底面は、前記複数個の層状部品複合体のそれぞれに共通の外部主電極の電極面であることを特徴とする加圧接触型半導体装置。

【請求項14】 請求項12記載の加圧接触型半導体装置において、前記層状部品複合体における前記半導体素子は、駆動部にMOS構造を備えたバイポーラ素子であることを特徴とする加圧接触型半導体装置。

【請求項15】 請求項12記載の加圧接触型半導体装置において、前記層状部品複合体における前記半導体素子はフライホイールダイオードをさらに有し、そのフライホイールダイオードと前記MOS構造を備えたバイポーラ素子とが並列配置されていることを特徴とする加圧接触型半導体装置。

【請求項16】 両面に電極を有する半導体素子と、前記半導体素子両面の電極を挟む上下の電極板とを備えた層状部品複合体を複数個並列に配置し、前記複数個の層状部品複合体を良導電性の金属材料からなる上下の外部主電極で挟んでパッケージ状に組み立てる半導体装置の組み立て方法において、

下側の前記外部主電極を基準とする水平面上に配置し、前記層状部品複合体の各々に対応する厚さの等しい良導電性の膜状部材及び前記層状部品複合体の各々を配置し、前記基準とする水平面からの前記層状部品複合体の各々の高さのばらつきを高さ検出手段により個別に測定し、前記高さ検出手段による測定結果に対応して良導電

性の膜状部材を少なくとも 1 枚配置することにより前記半導体素子および前記電極板の高さの合計のばらつきを吸収し、さらに上側の前記外部主電極を配置し、前記上下の外部主電極の上面および底面から前記膜状部材および前記上下の電極板を介して前記半導体素子に圧力を加えることを特徴とする加圧接触型半導体装置の組み立て方法。

【請求項 1 7】 請求項 1 6 記載の加圧接触型半導体装置の組み立て方法において、前記高さ検出手段は非接触式で高さを検出する検出装置であることを特徴とする加圧接触型半導体装置の組み立て方法。

【請求項 1 8】 請求項 1 6 記載の加圧接触型半導体装置の組み立て方法において、前記高さ検出手段による測定結果に対応して前記膜状部材を配置した後の前記膜状部材の高さのばらつきを  $1 \mu\text{m}$  以下にすることを特徴とする加圧接触型半導体装置の組み立て方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】 本発明は、両面に電極を有する例えば絶縁ゲート型バイポーラトランジスタ（IGBT 素子）等の半導体素子と、その半導体素子両面の電極を挟む上下の電極板とを備えた層状部品複合体を複数個並列に配置し、上記複数個の層状部品複合体を良導電性の金属材料からなる上下の外部主電極で挟んでパッケージ状に組み立てた半導体装置に係わり、特に上下の外部主電極の上面および底面から膜状部材および上下の電極板を介して半導体素子に圧力を加えて組み立てた加圧接触型半導体装置、及びその組み立て方法に関する。

【0 0 0 2】

【従来の技術】 絶縁ゲート型バイポーラトランジスタ（以下、適宜 IGBT 素子という）は、主として PWM インバータ装置へ適用することを目的に開発されたパワースイッチングデバイスであるが、半導体チップの大型化に伴い、高耐圧、大電流化が進められており、一層の大容量化を達成するために複数の IGBT 素子とフライホイールダイオードを同一パッケージに実装したモジュール型のもの（IGBT パッケージ）が一般に用いられている。

【0 0 0 3】 上記のようなモジュール型の IGBT パッケージの場合、素子内部で発生した熱を、殆どのパッケージでは片面のみから排出しており、熱的な効率は良くないと言わざるを得なかった。一方、上下の外部主電極の上面および底面から圧力を加えて組み立てた加圧接触型のパッケージは、構造上、外部主電極（圧接電極）が半導体を両側から押さえつけるため、発生する熱を両面から排出できるという利点がある。

【0 0 0 4】 このような加圧接触型のパッケージを IGBT パッケージに適用した例としては、特開平 7-94673 号公報に記載のものがある。上記従来技術では、1 個のパッケージの内部に 5 個の IGBT 素子と 1 個の

フライホイールダイオードが並列配置して実装されており、IGBT 素子とフライホイールダイオードの高さの違いはコンダクト端子体と称する電極板の厚さで調整し、それでも吸収できない微小な高さのばらつきは、IGBT 素子のコレクタ電極とコレクタ電極用基板（外部主電極）の間に挟んだ半田等の導電性シートを軟化するまで加熱しその導電性シートを塑性変形させることによって吸収している。また、上記半田は、IGBT 素子のコレクタ電極とコレクタ電極用基板とを接合する機能も兼ねている。そして、この従来技術は、半田の塑性変形を利用することで、各チップ相互間の高さ方向のばらつきをいずれも  $\pm 50 \mu\text{m}$  以内の範囲に収めることを可能としている。さらに、半田は熱抵抗を低下するためにも有効で、素子内部で発生した熱の排出にも寄与している。

【0 0 0 5】

【発明が解決しようとする課題】 上記従来技術のように、比較的少数の半導体素子を並列配置した構成のパッケージにおいては、複数の素子を同時にほぼ同じ温度に加熱して半田を軟化させることで高さを調整することも可能であるが、同一パッケージに実装される半導体素子の数が増加した場合には、パッケージを構成する材料の熱容量や熱伝導率を考慮して半田付け作業時の各素子毎の温度分布を低減することは困難であり、1 個または数個のグループ毎に素子を加熱、実装する方がより現実的である。しかしながら、このような場合には、そのグループ間の高さのばらつきを微小な範囲まで揃えることはできなくなる。

【0 0 0 6】 数値シミュレーション等の検討によれば、上記のような多素子型の加圧接触型 IGBT パッケージにおいて、各素子を均一に加圧でき、素子が破壊されず、しかも電流集中や熱集中を起こさない構造を実現するためには、各素子（或いはそれらの素子を含む層状部品複合体）の高さのばらつきを絶対値を少なくとも  $1 \mu\text{m}$  以内に収めることが必要である。

【0 0 0 7】 また、組み立て時に素子の置き換えが可能であれば、不良な素子を正常な素子と交換する等の手当が可能であり、それによって製造コストを低減することができるが、上記従来技術では、半導体素子とコレクタ電極とを半田で接合してしまうために、組み立て時の素子の交換はできないため、1 つでも不良な素子があればパッケージ全体が不良品になってしまう可能性もあった。

【0 0 0 8】 さらに、一般的に、パッケージのコレクタ及びエミッタ側の電極（外部主電極）には銅やアルミニウムなどの熱伝導率及び電気伝導率が良く比較的柔軟な金属が用いられ、一方、上記従来技術における電極板（コンタクト端子体）としてはモリブデンやタングステン等の金属が使用される。従って、コレクタ及びエミッタ側の外部主電極（例えば銅）と、電極板（例えばモリ

ブデン製のコンタクト端子体)との線膨張係数が大きく異なるため、両金属間を半田等で接合してしまうと、半導体素子の発熱時には甚大な熱応力が発生してその接合部分が剥離してしまったり、あるいは素子が破壊されてしまうという事故も生じる。つまり、半田等は熱抵抗を低下するために有効ではあるが、パッケージのコレクタ及びエミッタ側の外部主電極と電極板(コンタクト端子体)とを接合するのには適さない。

【0009】本発明の目的は、半導体素子またはその素子を含む層状部品複合体の高さのばらつきを所望の範囲以内に抑えることができ、組み立て時もしくは組み立て後の個々の半導体素子の交換が可能で、しかも個々の半導体素子に対応する電極板と外部主電極との接合部分が剥離したり破壊することのない加圧接触型半導体装置、及びその組み立て方法を提供することである。

【0010】

【課題を解決するための手段】上記目的を達成するため、本発明によれば、両面に電極を有する半導体素子と、その半導体素子両面の電極を挟む上下の電極板とを備えた層状部品複合体を複数個並列に配置し、上記複数の層状部品複合体を良導電性の金属材料からなる上下の外部主電極で挟んでパッケージ状に組み立てた加圧接触型半導体装置において、前記上下の電極板と前記上下の外部主電極との間のうち少なくとも一方に、前記層状部品複合体の各々に対応する厚さを備えかつ前記半導体素子および電極板の高さの合計のばらつきを吸収する良導電性の膜状部材が少なくとも1枚挿入され、さらに前記電極板と外部主電極との間の電氣的導通および熱的導通が得られるように、前記上下の外部主電極、膜状部材、上下の電極板、及び半導体素子が加圧状態で組み立てられていることを特徴とする加圧接触型半導体装置が提供される。

【0011】上記のように構成した本発明においては、上下の電極板と上下の外部主電極との間のうち少なくとも一方に、層状部品複合体の各々に対応する厚さの良導電性の膜状部材を少なくとも1枚挿入し、半導体素子および電極板の高さの合計のばらつきを吸収することにより、半導体素子を含む層状部品複合体の高さのばらつきを、各層状部品複合体に対応して所望の範囲以内、例えば前述の数値シミュレーション等の検討による値である1 $\mu$ m以内に抑えることができる。従って、各素子を均一に加圧でき、素子が破壊されず、しかも電流集中や熱集中を起こさない構造を実現することが可能となる。

【0012】また、半田等によって電極板と外部主電極とを接合するのではなく、上下の外部主電極の上面および底面から膜状部材および上下の電極板を介して半導体素子に圧力を加えることのみで電極板と外部主電極との間の電氣的導通および熱的導通を得るため、組み立て時もしくは組み立て後も半導体素子を含む層状部品複合体の交換が可能となる。つまり、半導体素子を含む層状部

品複合体の交換性を残したまま高さのばらつきを所望の範囲以内に抑えることができる。

【0013】さらに、電極板と外部主電極とを半田等で接合しないため、半導体素子の発熱時に両者間に熱応力が発生せず、その接合部分が剥離したり破壊することもない。

【0014】なお、半導体素子からの発熱量や層状部品複合体の大きさ、動作温度等の条件、さらに加えるべき圧力等の条件を考慮すれば、接合部分の熱抵抗を許容範囲におさめることは十分可能であり、実用上は十分な熱伝導が得られ、その点での問題はない。

【0015】ここで、上記加圧接触型半導体装置において、好ましくは、半導体素子の両面のうち一方に制御用電極を備え、前記膜状部材は、上記制御用電極側の電極板と外部主電極との間に挿入されている。

【0016】また、好ましくは、半導体素子の両面のうち一方に制御用電極を備え、その制御用電極のない側の電極板と外部主電極との間には厚さが一定の前記膜状部材が1枚挿入され、上記制御用電極側の電極板と外部主電極との間には前記半導体素子および電極板の高さの合計のばらつきを吸収するための厚さの異なる前記膜状部材が少なくとも1枚挿入されている。

【0017】また、前記膜状部材は、好ましくは良導電性の金属によりなる。さらに好ましくは、その膜状部材の材料である良導電性の金属が、金、銀、銅、アルミニウム、或いはジルコニウム、またはそれらの複合材料である。

【0018】また、前記膜状部材は複数枚挿入され、それら複数枚の膜状部材の各々は少なくとも2種類の異なる材質の膜状部材を重ねて構成されていてもよい。

【0019】また、上記電極板は、好ましくは、タングステンまたはモリブデンで構成されている。

【0020】また、好ましくは、前記制御用電極を外部回路に電氣的に接続する外部端子群をさらに有し、前記外部端子群を構成する材料は外部主電極の材料と同一である。この時、上記外部端子群および外部主電極の材料が、銅或いはアルミニウムであることが好ましい。

【0021】また、上記加圧接触型半導体装置において、好ましくは、前記膜状部材の積層方向に直交する面の形状は、その膜状部材を挿入する位置における前記電極板の積層方向に直交する断面形状と同一である。これにより、各部材間の境界面における接触面積を大きくすることが可能となり、接触による各部材間の熱抵抗を小さくすることができる。

【0022】また、前記層状部品複合体における半導体素子とその半導体素子両面を挟む上下の電極板との間は、半導体素子の動作温度より融点が高い低融点金属で接合されていてもよい。本発明では、電極板と外部主電極とは半田等の低融点金属で接合しないことは前述の通りであるが、層状部品複合体内における半導体素子と電

極板とを低融点金属で接合することは問題ない。そして、半田では完全に吸収できなかった層状部品複合体内のばらつきは、前述の膜状部材で吸収することになる。但し、低融点金属としては、半導体素子の動作温度より融点が高いものである必要がある。

【0023】さらに、前記半導体素子の両面のうち一方に制御用電極を備え、少なくとも半導体素子と上記制御用電極のない側の電極板との間が、半導体素子の動作温度より融点が高い低融点金属で接合されていることとしてもよい。

【0024】また、好ましくは、上記上下の外部主電極の上面及び底面は、複数個の層状部品複合体のそれぞれに共通の外部主電極の電極面である。

【0025】また、層状部品複合体における半導体素子は、駆動部にMOS構造を備えたバイポーラ素子であることが好ましい。

【0026】さらに、上記層状部品複合体における半導体素子はフライホイールダイオードをさらに有し、そのフライホイールダイオードと前記MOS構造を備えたバイポーラ素子とが並列配置されていることもよい。

【0027】また、前述の目的を達成するため、本発明によれば、両面に電極を有する半導体素子と、その半導体素子両面の電極を挟む上下の電極板とを備えた層状部品複合体を複数個並列に配置し、前記複数個の層状部品複合体を良導電性の金属材料からなる上下の外部主電極で挟んでパッケージ状に組み立てる半導体装置の組み立て方法において、下側の前記外部主電極を基準とする水平面上に配置し、前記層状部品複合体の各々に対応する厚さの等しい良導電性の膜状部材及び前記層状部品複合体の各々を配置し、前記基準とする水平面からの前記層状部品複合体の各々の高さのばらつきを高さ検出手段により個別に測定し、前記高さ検出手段による測定結果に対応して良導電性の膜状部材を少なくとも1枚配置することにより前記半導体素子および電極板の高さの合計のばらつきを吸収し、さらに上側の外部主電極を配置し、上下の外部主電極の上面および底面から前記膜状部材および前記上下の電極板を介して半導体素子に圧力を加えることを特徴とする加圧接触型半導体装置の組み立て方法が提供される。

【0028】上記においては、前記高さ検出手段が非接触式で高さを検出する検出装置であることが好ましく、さらに前記高さ検出手段による測定結果に対応して前記膜状部材を配置した後のその膜状部材の高さのばらつきを1 $\mu$ m以下にすることが好ましい。

【0029】

【発明の実施の形態】本発明の第1の実施形態について、図1から図5を参照しながら説明する。図1は本実施形態の加圧接触型半導体装置（例えばIGBTパッケージ）の断面を示す図である。本実施形態の加圧接触型半導体装置は、上側の外部主電極（エミッタ側電極）

1、下側の外部主電極（コレクタ側電極）2、層状部品3を有し、上側の外部主電極1と下側の外部主電極2との間に層状部品複合体（以下層状部品と称する）3が並列に複数個配置されている。層状部品3は、半導体素子301の両面を上下の電極板302、303で挟むことにより構成されており、外部主電極2と層状部品3の間には厚さが一定の良導電性の膜状部材4が一枚ずつ挿入され、外部主電極1と層状部品3の間には各層状部品3に対応する厚さを有する（一般的には厚さが異なる）良導電性の膜状部材5が挿入されている。さらに、層状部品3の配列方向の位置決めは、位置決め用ガイド6を用い、各々の層状部品3が所定の位置に正確に実装されるようになっている。

【0030】また、半導体素子301には図示しない制御電極が設けられており、この制御電極が外部端子群7と接続され、パッケージの外部回路と半導体素子301の上記制御電極とが電気的に接続されるようになっている。さらに、外部主電極1、2の側面側には側面部材8が設けられており、この側面部材8の外表面、及び外部主電極1、2電極として使用する部分以外の表面は、全て絶縁物により絶縁されている。

【0031】外部主電極1、2、及び外部端子群7の材料は良導電性の金属で構成される。この良導電性の金属は全て同一の材料であることが望ましく、通常は銅、アルミニウム、またはそれらを主たる構成材料とする合金、またはそれらの複合材料を使用するのがよい。また、電極板302、303も良導電性の材料であり、例えばタングステンやモリブデン等で構成される。これら電極板302、303のうち少なくとも一方は、タングステンまたはモリブデンと、銅またはアルミニウムの二層構造としても構わない。この場合、半導体素子301に近い側にタングステンやモリブデンを配置することが望ましい。

【0032】半導体素子301としては、例えば、駆動部にMOS構造を備えたバイポーラ素子を主たる素子とし、一部にフライホイールダイオードを含み、かつ上記した各素子を並列に実装する形態が採用される。但し、多数の発熱性の素子を並列に実装してパッケージを構成する装置であれば、上記のような素子の組合せでなくてもよい。

【0033】図1の一部の拡大断面図を図2に示す。図2において、電極板303と外部主電極2の間に挿入される厚さ一定の膜状部材4、及び電極板302と外部主電極1の間に挿入される各層状部品3に対応する厚さの膜状部材5は、例えば、金、銀、銅、アルミニウム、或いはジルコニウムなどの導電性が良くかつ熱伝導率の大きな金属で構成する。また、上記の金属を重ねて複合材料としたものを使用したり、それらの金属を主たる構成材料とする合金を用いても構わない。さらに、導電性が良く熱伝導率の大きな材料であり、しかもサブミクロン

10

20

30

40

50

～数10 $\mu\text{m}$ 程度のスケールで厚さを調整可能な箔として工業的に供給できる材料であれば、上記材料以外の材料を用いることができる。

【0034】上記のような多素子型の加圧接触型半導体装置、例えばIGBTパッケージにおいて、各半導体素子301を、素子を破壊しない範囲の加圧力で均一に加圧し、電流集中や熱集中を起こさない構造を実現するためには、各層状部品3の高さのばらつきの絶対値を少なくとも1 $\mu\text{m}$ 以内に収めることが必要である。

【0035】各層状部品3の高さのばらつきをエミッタ側電極の弾性変形で吸収するならば、そのばらつきの最大値 $t$ は以下の式で決まる。

$$t = (\text{面積比}) \times \{ (\text{耐圧}) - (\text{必要圧}) \} \times (\text{電極厚さ}) / (\text{ヤング率})$$

例えば、上記素子の電極部分の耐圧が29.4MPa、電気的及び熱的導通を得るために必要な素子の電極部分の圧接力が9.81MPa、エミッタ側電極（外部主電極1）と上記層状部品3の接触面積に占める素子の被加圧部分の面積の割合を20%とし、エミッタ側電極が銅（ヤング率110GPa）で厚さ20 $\mu\text{m}$ である場合には、高さのばらつきの上限 $t$ は0.7 $\mu\text{m}$ 程度である。さらにコレクタ・エミッタ電極及び電極間の全ての部材の弾／塑性変形も考慮すると、高さのばらつきのオーダーは1 $\mu\text{m}$ 程度以内とするのが妥当である。

【0036】本実施形態における各層状部品3の高さのばらつきを吸収する方法（パッケージの組み立て方法）について、図3～図5により説明する。図3は上記の組み立て工程中の半導体装置を示す斜視図であり、この図3に示すように、まず外部主電極2を下側になるように可動ステージ9の上に配置し、外部主電極2の上に位置決め用ガイド6を実装し、各々の位置に膜状部材4及び層状部品3を載せる。また、この段階で各層状部品3の上面の高さのばらつきが極力小さくなるように予め配列の仕方を調整しておく。この場合、半導体素子301の交換性を考えると、外部主電極2、膜状部材4及び層状部品3の相互間を半田等の低融点金属で接合することは好ましくなく、圧接構造とすることが望ましい。なお、膜状部材4を挿入する代わりに、例えば前述の金属材料を圧接される面の一方もしくは両方に蒸着してもよい。また、可動ステージ9以外の場所で図3までの工程を行い、その後それをステージ9の上に載置しても構わない。

【0037】その後、可動ステージ9を水平方向に順次移動させ、高さ検出装置10に対する可動ステージ9の相対的位置を移動させて各層状部品3上面の高さを測定する。上記高さ検出装置10は、レーザー光線等の信号11を被測定対象の表面に照射し、その反射光（信号）を利用して高さを検出する非接触式の装置であって、市販のものを用いることができる。このような高さ検出装置10によれば、各層状部品3上面の高さのばらつき

を、非接触で0.01 $\mu\text{m}$ 程度のオーダーまで測定することが可能である。本実施形態では各層状部品3の高さばらつきの絶対値を1 $\mu\text{m}$ 程度とすれば十分であるから、高さ検出装置10による測定精度は0.1 $\mu\text{m}$ 程度であればよく、市販の装置で十分対応可能と考えられる。

【0038】上記では高さ検出装置10の位置を固定し、可動ステージ9を水平面内で移動させたが、上述の測定精度を確保できるのであれば、可動ステージ9を固定して高さ検出装置10を走差させる方法でもよく、また接触式の方法であっても問題は無い。さらに図3では、層状部品3（半導体素子301）の数が水平方向に縦横6個即ち合計36個実装される例を示しているが、この個数に限定されるものではない。

【0039】上記の方法により測定した各層状部品3の上面の高さは、各層状部品3（半導体素子）毎にコンピュータ等の記憶媒体にデジタルのデータベースとして保存すると同時に、必要な場合は記録用紙に記録又はプリントアウトする。

【0040】次に、膜状部材5を実装し、測定した各層状部品3の上面の高さのばらつきを吸収する。図4は、層状部品3の上に膜状部材5を実装する手順を示した断面図であり、この図4に示すように、各層状部品3と外部主電極1の間に、膜状部材5をそれぞれ1枚以上挿入する。膜状部材5としては最も高い層状部品3の上面に挿入するもの一種類（厚さ $t_0$ ）と、目標とする高さのばらつきの寸法と同じ厚さ（厚さ $t_1$ ）を有するもの一種類の、合計二種類が最低限必要である。

【0041】そして、図5に示すように、最も高い層状部品3には厚さ $t_0$ の膜状部材5を1枚、それ以外の任意の層状部品3には厚さ $t_1$ の膜状部材5を $n-1$ 枚挿入する（但し、 $n > 1$ ）。最も高い層状部品3の上面の高さを $h_0$ 、それ以外の任意の層状部品3の上面の高さを $h_1$ とすると、膜状部材5を実装後の各層状部品3の最上面の高さは、それぞれ $(h_0 + t_0)$ 、及び $(h_1 + (n-1) \cdot t_1)$ となる。この時、 $h_1 + (n-1) \cdot t_1 < h_0 + t_0$ を満たす最も大きい自然数 $n$ が必ず一つ存在し、またこの場合明らかに、

$$h_0 + t_0 - t_1 \leq h_1 + (n-1) \cdot t_1$$

が成り立つ。従って、 $n$ 枚の膜状部材5を実装した任意の組合せについて、

$$h_0 + t_0 \leq h_1 + n \cdot t_1 < h_0 + t_0 + t_1$$

が成り立ち、厚さ $t_0$ の膜状部材5を1枚と、厚さ $t_1$ の膜状部材5を必要枚数を用いることにより、組み立て後の各層状部品3の最上面の高さのばらつきを $t_1$ 以内に抑えることが可能である。

【0042】本実施形態で目標とする各層状部品3の高さばらつきの絶対値は1 $\mu\text{m}$ （ $\pm 1\mu\text{m}$ ）程度であるから、最低でも厚さ2 $\mu\text{m}$ の膜状部材5と、もう一種類の

厚さの膜状部材5があれば、高さのばらつきを上記目標値以内に抑えることが可能である。なお、膜状部材の厚さ $t_0$ としては、 $t_1$ と等しいか、あるいはそれより小さいことが望ましい。また、金属材料によっては、 $1\mu\text{m}$ 未満のオーダーの厚さの製品も市販されており、これらの材料を用いることにより、高さのばらつきを一層小さくすることができる。

【0043】また、2種類の厚さの膜状部材5を用いるのではなく、3種類以上の厚さの膜状部材5を用いることが可能な場合にでも、一つの層状部品3に対して使用する膜状部材5の枚数は極力少なくすることが望ましい。一つの層状部品3に対して使用する膜状部材5の枚数を少なくすることによって、膜状部材5の間の接触数を少なくでき、接触による熱抵抗の合計を小さくすることができる。また、膜状部材5実装後の高さ $(h_0 + t_0)$ に最も近づくような厚さの組合せを選択することで、高さのばらつきを目標値内で更に小さくすることが可能となる。

【0044】また、膜状部材4または5を複数枚とした場合に、それら複数枚の膜状部材の各々を少なくとも2種類の異なる材質（例えば、金と銀）の膜状部材を組み合わせさせて構成してもよい。

【0045】さらに、上記膜状部材5の積層方向に直交する面の形状は、その膜状部材5を実装する位置における電極板303の積層方向に直交する断面形状と同一にする。これにより、各部材間の境界面における接触面積を大きくすることが可能となり、接触による各部材間の熱抵抗を小さくすることができる。

【0046】さらに、電極板302と半導体素子301の間、または電極板303と半導体素子301の間には、銀箔や銅箔等の良導電性でかつ柔軟な膜状部材を挿入したり、あるいはそれら境界面の少なくとも一方に銀や銅を蒸着してもよく、その場合には各部材間の接触熱抵抗を低減することができる。

【0047】以上のような本実施形態によれば、膜状部材5を実装して半導体素子301を含む層状部品3の高さのばらつきを吸収するので、各層状部品3に対応して所望の範囲 $(1\mu\text{m})$ 以内にその層状部品3の高さのばらつきを抑えることができる。従って、各素子を均一に加圧状態とすることができ、素子が破壊されず、しかも電流集中や熱集中を起こさない構造を実現することができる。

【0048】また、半田等によって電極板302、303と外部主電極1、2とを接合するのではなく、圧力を加えることのみで電極板302、303と外部主電極1、2との間の電気的導通および熱的導通を得るため、組み立て時もしくは組み立て後も半導体素子301を含む層状部品3の交換ができ、層状部品3の交換性を残したまま高さのばらつきを所望の範囲以内に抑えることができる。

【0049】さらに、電極板302、303と外部主電極1、2とを半田等で接合しないため、半導体素子301の発熱時に両者間に熱応力が発生せず、その接合部分が剥離したり破壊することもない。

【0050】なお、半導体素子301からの発熱量や層状部品3の大きさ、動作温度等の条件、さらに加えるべき圧力等の条件を考慮すれば、接合部分の熱抵抗を許容範囲におさめることは十分可能であり、実用上は十分な熱伝導が得られ、その点での問題はない。また、層状部品3の高さのばらつきを調整した後に依然として残る $1\mu\text{m}$ 程度（絶対値）の段差については、積層方向に積み重ねた外部主電極1から外部主電極2までの間の各部材の弾性変形及び塑性変形で吸収することも可能である。

【0051】次に、本発明の第2の実施形態について、図6を参照しながら説明する。但し、図6において図1と同等の部材には同じ符号を付してある。本実施形態においては、まず位置決めガイド6、厚さ一定の膜状部材4、電極板303、及び半導体素子301を、外部主電極2上に実装し、その後、第1の実施形態と同様の方法で半導体素子301上面の高さを測定する。また、個々の電極板302の厚さを予め測定しておき、組み立て後の高さのばらつきがなるべく小さくなるように、電極板302の実装位置を選択しておく。さらに、膜状部材5についても、組み立て後における電極板302の微小な高さのばらつきを目標値 $(1\mu\text{m})$ 以内に調整できるように実装位置を選択し、その位置の半導体素子301の上に膜状部材5を載せる。そして、各々の膜状部材5の上に実装位置を選択しておいた電極板302の上に載せ、さらに外部主電極1載せてパッケージの組み立てを完了する。

【0052】以上のような本実施形態によれば、第1の実施形態と同様の効果が得られる他、各電極板302の厚さを予め測定しておくことにより、一組の層状部品3の組み合わせに対応して挿入する膜状部材5の枚数を低減することができ、膜状部材5の間の接触による熱抵抗を低減することができる。

【0053】次に、本発明の第3及び第4の実施形態について、それぞれ図7及び図8を参照しながら説明する。但し、図7及び図8において図1と同等の部材には同じ符号を付してある。第3及び第4の実施形態においては、厚さ一定の膜状部材4を外部主電極2上に実装し、そして位置決めガイド6、電極板303、及び半導体素子301、及び電極板302を順に外部主電極2上に実装する。但し、膜状部材4は全ての層状部品3の底面を載置可能な面積を有し、一つのパッケージに対して一枚物である。その後、第1の実施形態と同様の方法で電極板302上面の高さを測定する。さらに第3の実施例では、図7に示すように個々の層状部品3に対応する膜状部材5を実装し、測定した各層状部品3の上面の高さのばらつきを吸収する。

【0054】一方、第4の実施例では、図8に示すように個々の層状部品3に対応する膜状部材5bを実装し、かつ膜状部材5bの上から厚さ一定の膜状部材5aを実装し、測定した各層状部品3の上面の高さのばらつきを吸収する。但し、膜状部材5aは全ての各層状部品3の上面をカバーできる面積を有し、一つのパッケージに対して一枚物である。

【0055】そして、上記図7及び図8にそれぞれ示したようにして組み立てた後、各々の膜状部材5の上に外部主電極1載せてそれぞれのパッケージの組み立てを完了する。このような本実施形態によっても、第1の実施形態と同様の効果が得られる。

【0056】次に、本発明の第5の実施形態について、図9及び図10を参照しながら説明する。但し、図9及び図10において、図1と同等の部材には同じ符号を付してある。本発明では、パッケージの組み立て時もしくは組み立て後における層状部品3の交換性を残したまま実装することが重要であるが、層状部品3については、それを構成する各部材、即ち半導体素子301及び上下の電極板302、303の間が半田等の低融点金属で接合されていても何ら問題はなく、熱的及び電気的な抵抗を低減して損失を少なくするためにはむしろ半田等で接合されている方がよい。そこで本実施形態では、図9に示すように、電極板302と半導体素子301の間、及び電極板303と半導体素子301の間を半田13、14で接合する。

【0057】以下、半田13、14による接合方法について説明する。まず、位置が固定された加熱ステージ15上に、位置決め枠16を利用して電極板303、半田13、半導体素子301、半田14、電極板302を載せ、続いて電極板302の上に加圧方向の位置及び加圧力を制御する制御機構17に加圧軸21を介して接続された加熱天板18を下降させる。加熱ステージ15と加熱天板18の内部にはヒータ或いは高周波コイル等で構成される加熱手段19a、19bが装備されており、加熱ステージ15と加熱天板18を、圧力を加えながら各部材間を加熱し、半田13、14を軟化させ、かつ加熱天板18の位置を所定の高さとなるように調整する。これにより、各部材間が半田13、14で接合される。この半田13、14による接合は、真空中、もしくは少なくとも減圧下で行なわれることが望ましい。

【0058】加熱天板18の位置（高さ）の検出方法については、図3に示した第1の実施形態と同様に、例えばレーザー変位計のような位置検出装置20を用いて検出し、その測定結果を制御機構17にフィードバックして、加熱天板18の位置を所定の位置となるよう制御することができる。加熱天板18の位置を制御することにより電極板302の高さ、従って層状部品3の高さを調整することができる。この場合の位置検出装置20に關しても、加熱天板18と加熱ステージ15の間の距離

を、目標とするオーダー以下の精度で求めることができるものであれば、検出方法は問わない。

【0059】位置決め枠16については、図9のように加熱ステージ15に溝を切るか、あるいは何らかの目印を用いることで水平方向の位置決めをするものとする。また位置決め枠16の材質としては、熱伝導率が良く、しかも温度による寸法変化の小さい材料（例えばSiCなど）を用いると、加熱ステージ15及び加熱天板18からの熱を効率良く半田13、14に伝えることができる。また、加熱手段19a、19bの温度の調整については、位置決め枠16内の半田13、14近傍に温度センサ23a、23bを取り付け、温度センサ23a、23bでの測定温度に対応して温度制御装置24により調整することができる。

【0060】なお、上記温度センサ23a、23bは加熱天板18と加熱ステージ15の電極板近傍に取り付けても良く、さらに半導体素子301を破壊することなく加熱手段19a、19bにより半田13、14を加熱できるような位置であれば、図示した位置であることは必ずしも必要ではない。また、温度の制御と加圧力の制御はコンピュータ等の手段を用いて連動して制御することが望ましい。

【0061】また、電極板302（層状部品3）の高さを調整するためには加熱天板18と電極板302とが加熱時に密着しているか、あるいはその位置関係が一意的に定まることが必要であり、そのために真空チャック25により電極板302を保持する。さらに真空チャック25以外の保持機構として、例えば爪等の機械的なものや、静電チャック等、半導体素子301を破壊することなく電極板302と加熱天板18の位置を所定の条件にあわせることができるものならば、いかなる機構でも利用可能である。

【0062】さらに本実施形態の場合、接合前の電極板302、半田13、半導体素子301、半田14、電極板14の厚さの合計が最終的に得たい層状部品3の高さ（設計値）より小さい場合でも、図10に示すように、半田13、14が軟化してから加熱天板18の位置を高くすることで、所定の高さの層状部品3を得ることができる。この時の層状部品3の高さ及び加圧力の調整は、加熱天板18ではなく加熱ステージ15の方を上下移動させることでも行える。

【0063】上記のようにして予め高さを調整した層状部品3は、第1の実施形態と同様に、外部主電極1、2及び膜状部材4、5等と共に組み立てられ、パッケージが完成する。

【0064】本実施形態によれば、第1～第4の実施形態と同様の効果が得られる他、予め高さを調整した層状部品3を提供することができ、そのため膜状部材4、5、或いは膜状部材12による各層状部品3の高さのばらつき吸収も容易になる。

【0065】次に、本発明の第6の実施形態について、図11を参照しながら説明する。本実施形態は、基本的には第5の実施形態と同様であるが、一つの加熱ステージ上で複数（本願の場合は3組）の層状部品を同時に製造するという点のみが異なる。但し、図11において、図9及び図10と同等の部材には同じ符号を付してある。

【0066】このような本実施形態では、同時に複数の層状部品3の高さを調整できる点で有利である。例えば、一つのパッケージを構成する全ての層状部品3を同時に加熱接合し、かつ高さを調整することで、加熱ステージ15や加熱天板18の表面のうねりを除く高さのばらつきが最初からない状態でパッケージを組み立てることができる。このため、個別に各層状部品3を作る場合と比べて容易に製造できると共に、半導体素子301が破壊されない加圧力の範囲で各素子301を均等に加圧して熱抵抗及び電気的抵抗のばらつきのない加圧接触型半導体装置を製造することができる。

【0067】なお、図11においては温度センサ23a、23bの取り付け位置を右端の層状部品3内の半田13、14の近傍としているが、この位置に限る必要はない。また、加熱手段19a、19bについても、加熱ステージ15と加熱天板18にそれぞれ一つずつ装備しているが、例えば複数の加熱手段を各層状部品3の位置毎に独立に組み込んでも構わない。その際に、温度センサ23a、23bも各層状部品3毎に設けることにより、温度制御装置24から個々の加熱手段を独立に制御して、層状部品3毎の温度分布のないように温度制御することが望ましい。さらに、図11では加熱ステージ15上に3組の層状部品3を載せているが、ステージ15上に並べて実装できる個数であれば、それ以外の個数でもよい。

【0068】次に、本発明の第7の実施形態について、図12を参照しながら説明する。但し、図12において、図9及び図10と同等の部材には同じ符号を付してある。本実施形態では、半田13、14を半導体素子301の上下に挿入した層状部品3を膜状部材4、5の間に挟んで外部主電極1、2の間に実装し、パッケージ全体の組み立てが終了する前に加熱ステージ15及び加熱天板18で半田13、14を軟化させ、一括して層状部品3の高さを調整する。

【0069】このような本実施形態においては、層状部品3の高さを一括して調整するために量産性が高く、さらに層状部品3と外部主電極1、2との間は半田等で接合しないため半導体素子の交換性を確保することもできる。

【0070】なお、外部主電極2の上に膜状部材4と層状部品3（半田13、14を含む）を実装した状態、即ち膜状部材5や外部主電極1を実装する前の状態で、その上から直接加熱天板18を押し付けて半田13、14、

を加熱してもよい。

【0071】また、前述の第5～第7の実施形態で使用する半田としては、融点が半導体素子301を破壊してしまう温度よりは低く、かつその半導体素子301の動作温度よりも融点が高いものを採用する。このような半田（低融点金属）を用いることで、加熱ステージ15及び加熱天板18による加熱時に半導体素子301を破壊することなく、半田13、14による接合が行えると共に各層状部品3の高さを調整することができる。

【0072】

【発明の効果】本発明によれば、上下の電極板と上下の外部主電極との間のうち少なくとも一方に、層状部品複合体の各々に対応する厚さの良導電性の膜状部材を挿入するので、各層状部品複合体に対応して所望の範囲（例えば1 $\mu$ m）以内にその層状部品複合体の高さのばらつきを抑えることができる。従って、各素子を均一に加圧でき、素子が破壊されず、しかも電流集中や熱集中を起こさない構造を実現することができる。

【0073】また、半田等によって電極板と外部主電極とを接合するのではなく、加圧力状態で電極板と外部主電極との間の電気的導通および熱的導通を得るため、組み立て時もしくは組み立て後も半導体素子を含む層状部品複合体の交換ができ、層状部品複合体の交換性、特に不良発生時の半導体素子のリペア性を残したまま高さのばらつきを所望の範囲以内に抑えることができ、従って歩留りの高い加圧接触型半導体素子を低製造コストで提供することができる。

【0074】さらに、電極板と外部主電極とを半田等で接合しないため、半導体素子の発熱時に両者間に熱応力が発生せず、その接合部分が剥離したり破壊することもない。

【図面の簡単な説明】

【図1】本発明の第1の実施形態による加圧接触型半導体装置の基本的構造を示す断面図である。

【図2】図1の一部の拡大断面図である。

【図3】各層状部品の上面の高さを測定する状況を示す斜視図である。

【図4】層状部品の上に膜状部材を実装する手順を示した断面図である。

【図5】膜状部材によって層状部品の高さのばらつきを吸収する方法を説明する図である。

【図6】本発明の第2の実施形態による加圧接触型半導体装置の一部の拡大断面図である。

【図7】本発明の第3の実施形態による加圧接触型半導体装置の一部の拡大断面図である。

【図8】本発明の第4の実施形態による加圧接触型半導体装置の一部の拡大断面図である。

【図9】本発明の第5の実施形態を説明する図であって、電極板と半導体素子の間を半田で接合する状況を示す図である。

【図 1 0】接合前の電極板、半田、半導体素子の厚さの合計が最終的に得たい層状部品の高さ（設計値）より小さい場合に、所定の高さの層状部品を得るための方法を示す図である。

【図 1 1】本発明の第 6 の実施形態を説明する図であって、電極板と半導体素子の間を半田で接合する状況を示す図である。

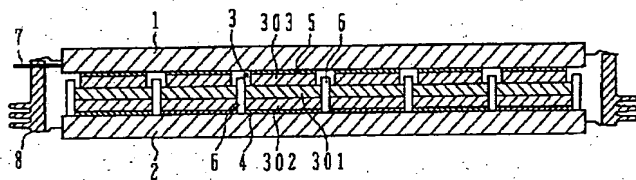
【図 1 2】本発明の第 7 の実施形態を説明する図であって、パッケージ全体の組み立てが終了する前に電極板と半導体素子の間を半田で接合する状況を示す図である。 10

【符号の説明】

- 1, 2 外部主電極
- 3 層状部品
- 4, 5 膜状部材
- 5 a, 5 b 膜状部材
- 6 位置決め用ガイド
- 7 外部端子群

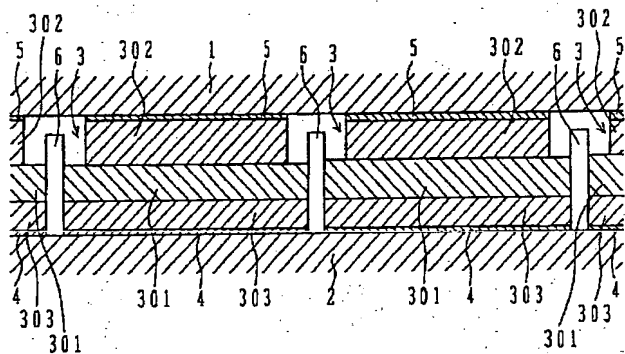
- 8 側面部材
- 9 可動ステージ
- 10 高さ検出装置
- 11 (高さ検出装置からの) 信号
- 13, 14 半田
- 15 加熱ステージ
- 16 位置決め枠
- 17 制御機構
- 18 加熱天板
- 19 a, 19 b 加熱手段
- 20 位置検出装置
- 21 加圧軸
- 23 a, 23 b 温度センサ
- 24 温度制御装置
- 25 真空チャック
- 301 半導体素子
- 302, 303 電極板

【図 1】

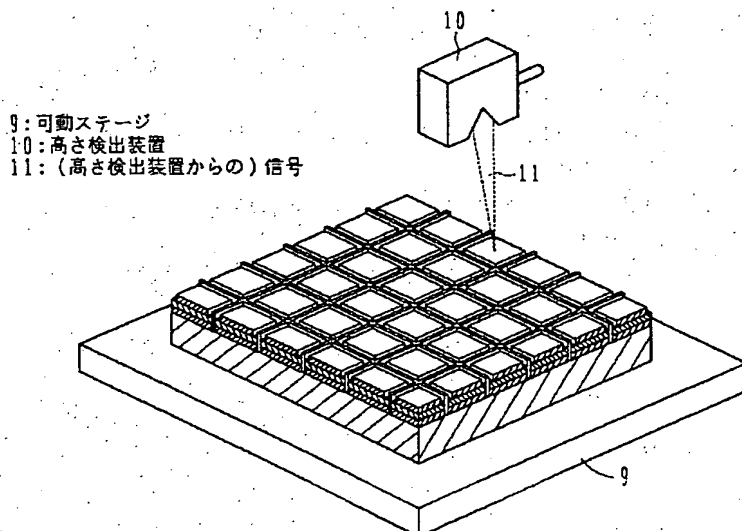


- 1, 2: 外部主電極
- 3: 層状部品
- 301: 半導体素子
- 301, 303: 電極板
- 4, 5: 膜状部材
- 6: 位置決め用ガイド
- 7: 外部端子群
- 8: 側面部材

【図 2】

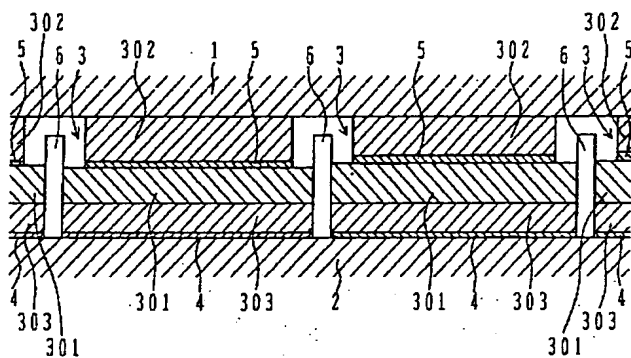


【図 3】



- 9: 可動ステージ
- 10: 高さ検出装置
- 11: (高さ検出装置からの) 信号

【図 6】



高さ

$h_0 + t_0 + t_1$   
 $h_1 + n t_1$   
 $h_0 + t_0$   
 $h_1 + (n-1) t_1$

302

301

一番高い組合せ

302

任意の組

301

任意の組

+

厚さ  $t_0$  の膜状部材 1 枚

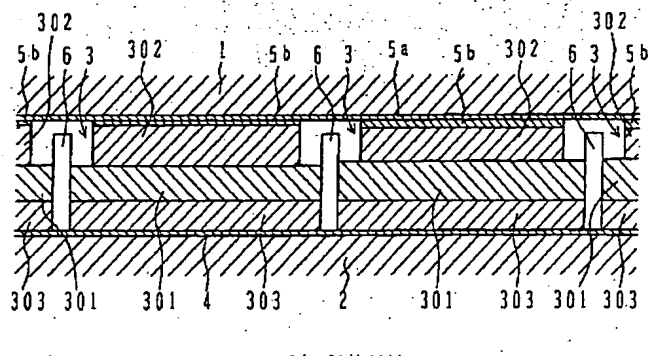
+

厚さ  $t_1$  の膜状部材  $n-1$  枚

+

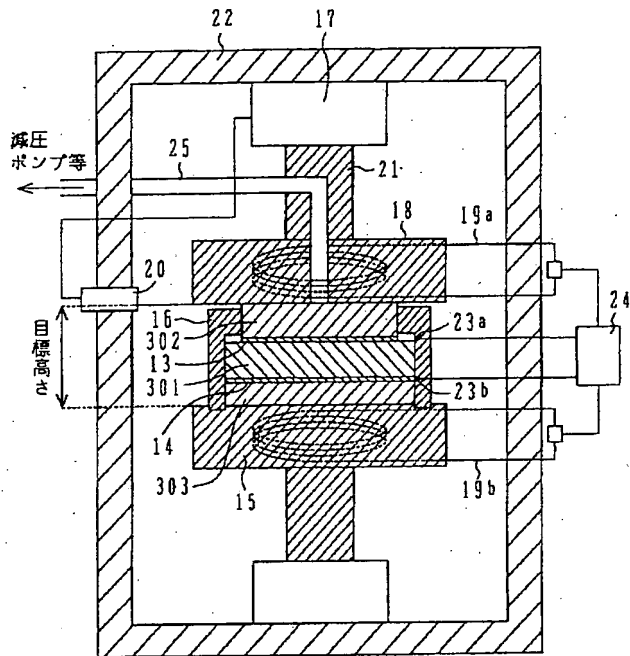
厚さ  $t_1$  の膜状部材  $n$  枚

【图 8】



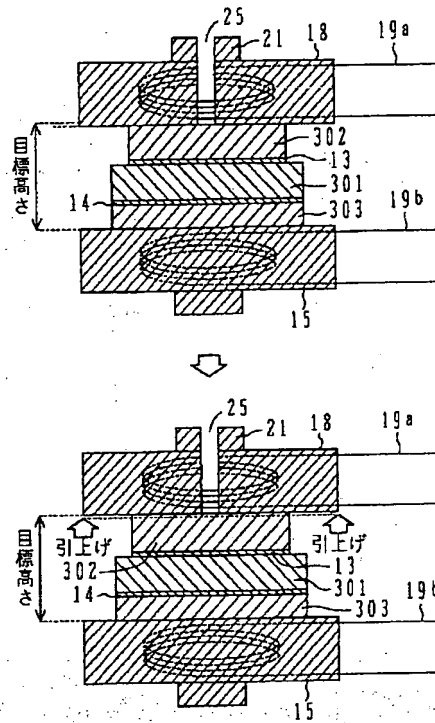
5 a, 5 b: 膜状部材

【図9】

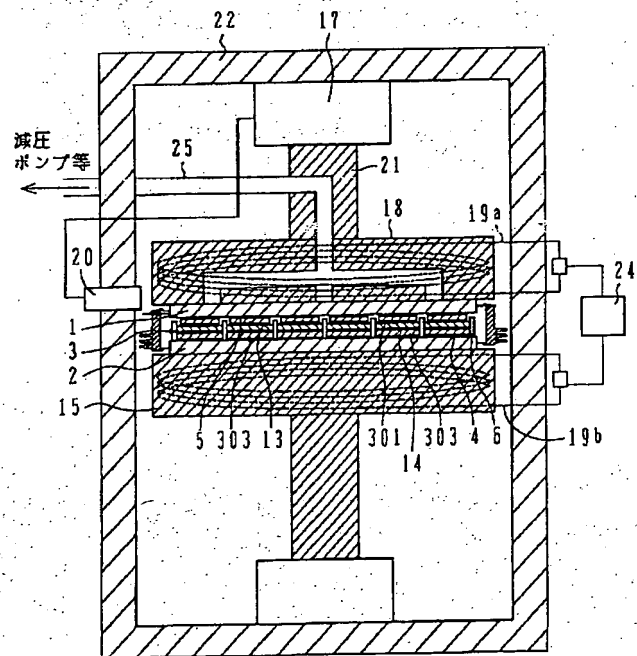


- 13, 14: 半田  
15: 加熱ステージ  
16: 位置決め枠  
17: 制御機構  
18: 加熱天板  
19a, 19b: 加熱手段  
20: 位置検出装置  
21: 加圧軸  
23a, 23b: 温度センサ  
24: 温度制御装置  
25: 真空チャック

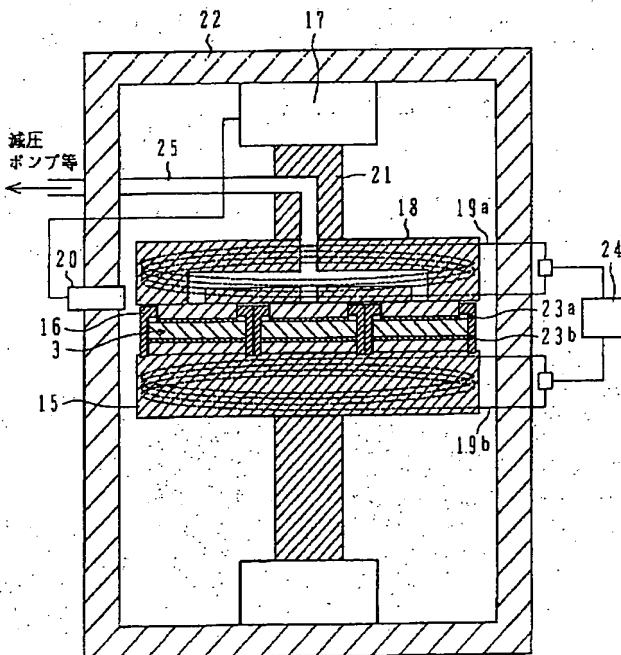
【図10】



【図12】



【図11】



## フロントページの続き

(72) 発明者 児玉 弘則

茨城県日立市大みか町七丁目 1 番 1 号 株  
式会社日立製作所日立研究所内

(72) 発明者 井上 広一

茨城県日立市大みか町七丁目 1 番 1 号 株  
式会社日立製作所日立研究所内

(72) 発明者 長洲 正浩

茨城県日立市大みか町七丁目 1 番 1 号 株  
式会社日立製作所日立研究所内

(72) 発明者 山田 一二

茨城県日立市大みか町七丁目 1 番 1 号 株  
式会社日立製作所日立研究所内

**THIS PAGE BLANK (USPTO)**

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**